

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-110870

(P2002-110870A)

(43) 公開日 平成14年4月12日 (2002.4.12)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	ターマコード* (参考)
H 0 1 L 23/36		H 0 1 L 23/12	3 0 1 Z 5 F 0 3 6
23/12	3 0 1	23/36	C

審査請求 未請求 請求項の数15 O L (全 7 頁)

(21) 出願番号 特願2000-293612 (P2000-293612)

(22) 出願日 平成12年9月27日 (2000.9.27)

特許法第30条第1項適用申請有り 2000年9月3日～7日 社団法人応用物理学会開催の「2000年 (平成12年) 秋季第61回応用物理学会学術講演会」において文書をもって発表

(71) 出願人 396020800

科学技術振興事業団

埼玉県川口市本町4丁目1番8号

(72) 発明者 坂上 弘之

広島県東広島市西条町土与丸802番3号

横山マンション305号

(72) 発明者 高萩 隆行

広島県安芸郡府中町桃山2丁目17-11-

1105

(72) 発明者 新宮原 正三

広島県東広島市高屋高美が丘8丁目9-3

(74) 代理人 100087147

弁理士 長谷川 文廣

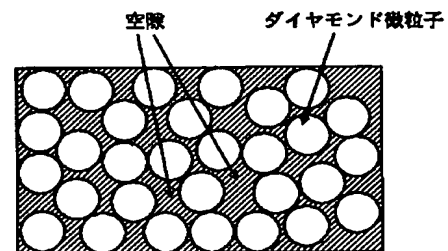
Fターム(参考) 5F036 AA01 BB08 BD16

(54) 【発明の名称】 回路基板とその製造方法

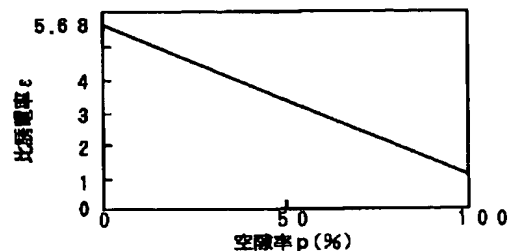
(57) 【要約】

【課題】超LSI などの高集積度・微細化配線を持つ回路基板において問題となる配線信号遅延を解消するための低誘電率膜を、高能率で製造する。

【解決手段】半導体集積回路などの基板に、ナノメートルサイズのダイヤモンド微粒子を水あるいは有機溶液に分散したダイヤモンドコロイド溶液をスピンコートなどにより塗布し乾燥させることにより、ダイヤモンド微粒子がナノメートルサイズの空隙 (ナノポア) をもって均一に分散された低誘電率のポーラス構造ダイヤモンド膜の絶縁層を形成する。



(a) ダイヤモンド膜のポーラス構造



(b) ポーラス構造ダイヤモンド膜の空隙率と比誘電率の関係

## 【特許請求の範囲】

【請求項1】 均一に分散された微小な空隙を持ってダイヤモンド微粒子が結合されているダイヤモンド膜を有することを特徴とする回路基板。

【請求項2】 ダイヤモンド微粒子の粒径が20nm以下であることを特徴とする請求項1に記載の回路基板。

【請求項3】 空隙率が57%以上であることを特徴とする請求項1または2に記載の回路基板。

【請求項4】 比誘電率が3.0以下であることを特徴とする請求項1または2に記載の回路基板。

【請求項5】 ダイヤモンド微粒子を溶媒中に均一に分散させた溶液を生成する工程と、該溶液を基板に塗布する工程と、該塗布された溶液中の溶媒を放散する工程とを少なくとも有して、均一に分散された微小な空隙をもつダイヤモンド膜を形成することを特徴とする回路基板の製造方法。

【請求項6】 ダイヤモンド微粒子の粒径が100nm以下であることを特徴とする請求項5に記載の回路基板の製造方法。

【請求項7】 溶液を生成する工程では、溶媒に、純水、あるいはエタノール等のアルコール系溶剤、あるいはヘキサン等の飽和炭化水素系溶剤、あるいはパーフロロヘキサン等の弗化炭化水素系溶剤を用いることを特徴とする請求項5または6に記載の回路基板の製造方法。

【請求項8】 溶液を生成する工程では、溶媒に有機高分子の粘度調整剤を添加することを特徴とする請求項5ないし7に記載の回路基板の製造方法。

【請求項9】 溶液を生成する工程では、ダイヤモンド微粒子を溶媒中に所定の濃度で懸濁してから超音波を印加してダイヤモンド微粒子を単体あるいは微粒子凝集体の状態で分散させることを特徴とする請求項5ないし8に記載の回路基板の製造方法。

【請求項10】 溶液を生成する工程では、超音波の印加によりダイヤモンド微粒子を分散させる際、超音波のパワーおよび印加時間を調整してダイヤモンド微粒子の凝集体のサイズあるいは粒子数を制御することを特徴とする請求項9に記載の回路基板の製造方法。

【請求項11】 溶液を生成する工程では、ダイヤモンド微粒子凝集体を構成する粒子の数が10程度から10000程度の範囲にあることを特徴とする請求項10に記載の回路基板の製造方法。

【請求項12】 溶液を基板に塗布する工程では、スピンコート法を用いることを特徴とする請求項5または6に記載の回路基板の製造方法。

【請求項13】 塗布された溶液中の溶媒を放散する工程では、200 - 500 °Cの範囲の温度で加熱乾燥させることを特徴とする請求項5または6に記載の回路基板の製造方法。

【請求項14】 所望の膜厚を得るため必要な場合、塗布工程と放散工程を複数回繰り返すことを特徴とする請求

項5に記載の回路基板の製造方法。

【請求項15】 放散工程の後に、紫外線照射工程を含む請求項5または6に記載の回路基板の製造方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、高集積度で高速動作のできる半導体集積回路用の回路基板およびその製造方法に関し、特にダイヤモンド微粒子を結合したポーラス（多孔質）構造の膜により低誘電率化を図った回路基板およびその製造方法に関する。

【0002】

【従来の技術】半導体超LSI デバイスでは、配線の微細化・高集積化に伴い、回路基板中につくられる配線を通過する信号の遅延が大きな問題となっている。特にロジックなどの高速デバイスにおいては、配線の抵抗や分布容量によるRC遅延が最大の課題となっており、なかでも分布容量を小さくするために、配線間の絶縁材料に低誘電率の材料を用いることが必要とされている。

【0003】従来、半導体集積回路内の多層配線間の絶縁材料として、フッ素や有機物を添加したシリカ膜（SiO<sub>x</sub>）が低誘電率膜として使用されている。また、さらなる低誘電率化のために絶縁膜を低密度化する方法として、発泡性を有する有機シリカ材料を熱処理したものや、シリカ微粒子を積層して形成したポーラス状シリカ膜や、シリカを含まない有機系高分子材料の使用などが検討されている。

【0004】しかし、シリカ系の材料は2種以上の原子で構成され、しかも電気陰性度の高い酸素原子を主成分として含んでいることから、誘電率を高くする要因の一つである大きな配向分極が残るため、低誘電率化には限界がある。また有機系高分子材料の場合、配向分極を小さくして低誘電率化することは可能であっても、有機高分子の熱分解温度が本質的に低いことから、回路基板に必要な耐熱温度を上げることが難しいという問題がある。

【0005】さらに、シリカ微粒子積層によるポーラス状シリカ膜の場合は、使用する粒子が非晶質のため粒子形状が多様性を持ち、また粒子サイズの分散を小さくすることが困難であるため、ナノボア（ナノメートル程度の径をもつ細孔）が相互に広範囲にわたって連続しやすくなり、細孔同士がつながって、回路基板に必要な機械的強度を低下させる点に問題がある。

【0006】一方、最近になり、粒子形状分散が小さくてほぼ均一な粒径を持つダイヤモンド微粒子を低コストで製造する技術が開発されたため、ダイヤモンドの膜を回路基板に適用することが具体的に検討されるようになってきた。ダイヤモンドは、他の材料よりも各段に優れた熱伝導度（2,000W/mK）や機械的強度を持っているので、集積度が高く発熱量の多い回路基板には有効な材料である。このようなダイヤモンド膜を回路基板に用

いた技術の 1 例が、特許文献〔特開平 6-97671 号公報（出願人：株式会社 東芝）〕に記載されている。この技術では、絶縁層を構成する厚さ  $5\mu\text{m}$  のダイヤモンド膜を、スパッタ法、CVD 法、イオンプレーティング法、クラスターイオンビーム法等の製膜法により作成し、回路素子の発生する熱を基材に放散するための熱伝導性を高めている。また、配線部の信号伝播遅延を防止するために、配線の周囲を珪酸ガラスの低誘電率膜で覆っている。しかし、この技術で使用されるダイヤモンド膜形成のための CVD 法は、有害ガスや可燃性ガスを使用するため安全性の面に問題があった。

【0007】

【発明が解決しようとする課題】ダイヤモンド膜を回路基板に用いる従来の試みは、ダイヤモンド膜の持つ高い熱伝導性と機械的強度に着目してなされたものであるが、ダイヤモンド膜の製膜に用いられる CVD 法では有害ガスを使用するなど、製造時の安全性に問題があり、またダイヤモンドの比誘電率は 5.68 で配線の分布容量が大きくなることから信号伝播遅延が問題になるため、配線の周囲を別の低誘電率材料の膜で覆う必要が生じていた。その結果、集積回路の製造工程の複雑化を招き、生産能率をあまり高くすることができなかった。

【0008】本発明の課題は、比較的簡単な工程で低誘電率ダイヤモンド膜を製膜可能にすることにあり、高集積度で高速動作が可能な回路基板およびその製造方法を実現するものである。

【0009】

【課題を解決するための手段】本発明は、上記課題を解決するために、ダイヤモンド膜をポーラス構造とするものである。図 1 により本発明の原理を説明する。

【0010】図 1 の (a) は、本発明によるダイヤモンド膜のポーラス構造を示す。ダイヤモンド微粒子が相互に結合された状態で膜を形成し、ダイヤモンド微粒子間には微小な空隙がほぼ均一に分散されて、ポーラス構造をなしている。ダイヤモンド膜のポーラス度、つまり空隙率を調整することにより、比誘電率を容易に低下させることができる。

【0011】図 1 の (b) は、ポーラス構造ダイヤモンド膜の空隙率  $p$  と比誘電率  $\epsilon$  の関係を示す。ダイヤモンド膜の比誘電率  $\epsilon$  の値は、空隙率  $p$  を 0% から 100% まで変化させると、ダイヤモンド単体（バルク）の比誘電率 5.68 と空気の比誘電率 1 の間で直線的に変化する。

【0012】ポーラス構造のダイヤモンド膜は、ダイヤモンド微粒子を適当な濃度で溶媒中に分散させた溶液を作り、その溶液を基板面（基板における下地層の面）に塗布し、乾燥させることにより製造できる。

【0013】本発明によるポーラス構造のダイヤモンド膜とその製造方法は、以下の各項にしたがって構成される。

〔1〕 均一に分散された微小な空隙を持ってダイアモ

ンド微粒子が結合されているダイヤモンド膜を有することを特徴とする回路基板。

〔2〕 ダイヤモンド微粒子の粒径が  $20\text{nm}$  以下であることを特徴とする前項 1 に記載の回路基板。

〔3〕 空隙率が 57% 以上であることを特徴とする前項 1 または 2 に記載の回路基板。

〔4〕 比誘電率が 3.0 以下であることを特徴とする前項 1 または 2 に記載の回路基板。

〔5〕 ダイヤモンド微粒子を溶媒中に均一に分散させた溶液を生成する工程と、該溶液を基板に塗布する工程と、該塗布された溶液中の溶媒を放散する工程とを少なくとも有して、均一に分散された微小な空隙をもつダイヤモンド膜を形成することを特徴とする回路基板の製造方法。

〔6〕 ダイヤモンド微粒子の粒径が  $100\text{nm}$  以下であることを特徴とする前項 5 に記載の回路基板の製造方法。

〔7〕 溶液を生成する工程では、溶媒に、純水、あるいはエタノール等のアルコール系溶剤、あるいはヘキサン等の飽和炭化水素系溶剤、あるいはパーフルオロヘキサン等の弗化炭化水素系溶剤を用いることを特徴とする前項 5 または 6 に記載の回路基板の製造方法。

〔8〕 溶液を生成する工程では、溶媒に有機高分子の粘度調整剤を添加することを特徴とする前項 5 ないし 7 に記載の回路基板の製造方法。

〔9〕 溶液を生成する工程では、ダイヤモンド微粒子を溶媒中に所定の濃度で懸濁してから超音波を印加してダイヤモンド微粒子を単体あるいは微粒子凝集体の状態で分散させることを特徴とする前項 5 ないし 8 に記載の回路基板の製造方法。

〔10〕 溶液を生成する工程では、超音波の印加によりダイヤモンド微粒子を分散させる際、超音波のパワーおよび印加時間を調整してダイヤモンド微粒子凝集体のサイズあるいは粒子数を制御することを特徴とする前項 9 に記載の回路基板の製造方法。

〔11〕 溶液を生成する工程では、ダイヤモンド微粒子凝集体を構成する粒子の数が 10 程度から 10000 程度の範囲にあることを特徴とする前項 10 に記載の回路基板の製造方法。

〔12〕 溶液を基板に塗布する工程では、スピンコート法を用いることを特徴とする前項 5 または 6 に記載の回路基板の製造方法。

〔13〕 塗布された溶液中の溶媒を放散する工程では、 $200 \sim 500^\circ\text{C}$  の範囲の温度で加熱乾燥させることを特徴とする前項 5 または 6 に記載の回路基板の製造方法。

〔14〕 所望の膜厚を得るため必要な場合、塗布工程と放散工程を複数回繰り返すことを特徴とする前項 5 に記載の回路基板の製造方法。

〔15〕 放散工程の後に、紫外線照射工程を含む前項 5 または 6 に記載の回路基板の製造方法。

【0014】

【作用】ダイヤモンドは、材料の誘電率を決定する誘電分極の内、配向分極、イオン分極が存在せず、また電子分極も小さい特徴がある。また、分解温度も高い。しかし、ダイヤモンドの単体では、他の低誘電率材料に比較して比誘電率が5.68と高いので、そのままでは回路基板の低誘電率材料に適さない。そこで、微小な隙間を持つポーラス構造のダイヤモンド膜を形成することによって、誘電率を低下させた。

【0015】粒径の分散が小さいダイヤモンド微粒子を塗布法によって製膜することにより、微粒子同士が結合し、形成されたダイヤモンド膜は、回路基板を構成するために必要な機械的強度や熱伝導度を高くすることができる。ダイヤモンド微粒子の空隙率を5%以上とすれば、比誘電率3.0以下が得られ、これは他の低誘電材料の比誘電率に比べて遜色のない値となる。

【0016】またダイヤモンド微粒子の粒径を20nm以下とすることにより、空隙のサイズを20nm程度以下にすることができ、100nm程度の微細な溝構造を有する超LSIにおいても、溝内外をダイヤモンド微粒子により緻密に充填することが可能である。

【0017】塗布・放散を複数回繰り返すことによって、任意厚さの層が得られる。

【0018】放散後に紫外線照射をすると、粒子の結合が一層強固になる。

【0019】

【発明の実施の形態】本発明の好適な実施の形態について以下に説明する。なお、本説明において用いられる用語の意味は次の通りである。

「ダイヤモンド微粒子」：ダイヤモンド結晶構造を持つ炭素の同位体で、粒径が1nmから1,000nmである固体粒子をいう。また前記した特許文献中に記述されている

「ダイヤモンドライクカーボン」は含まれない。なお、1,000nmを超える粒径の場合は、塗布法による製膜によっても回路基板の構成に必要な粒子間の結合強度が得られないし、1nm以下の微粒子については製造が困難であるため除外される。ダイヤモンド微粒子は高圧法や気相法により結晶性の良いものが合成されており、市販品が容易に入手できる。

「均一に分散した空隙」：空隙とは、ダイヤモンド微粒子以外の空間であって、溶媒の蒸発した後の空間部をいう。溶液の一部が残っている場合も空間部に含める。また均一に分散とは、空隙が意図的でないし、製造工程上のばらつきによって局所的に発生したものでないことをいう。一定範囲に細孔が同じような密度で分布している状態をいう。

「層」：基板上の全体または一部分に、一定の厚さをもって構成されている部分をいう。製膜後の加工で、金属配線によって分断されている場合も含む。必ずしも基材と平行に有るものだけでなく、その他の方向に層をなしている場合も含む。

【実施例1】図2に、本発明によるポーラス構造ダイヤモンド膜を基板上に形成する製造工程の1実施例を示す。図に示すように、本製造工程は、①コロイド溶液の生成、②スピンコート、③乾燥、④膜構造強化の4工程で構成される。

#### ①コロイド溶液の生成工程

コロイド溶液の生成工程では、ダイヤモンド微粒子を純水あるいはエタノール等のアルコール系溶剤あるいはヘキサン等の飽和炭化水素溶剤あるいはパーフロロヘキサン等の非炭化水素溶剤などの溶媒に懸濁し、超音波分散して、溶液中にダイヤモンド微粒子を分散させる。コロイド溶液の粘度を調整するためにポリエチレングリコール(PEG)を添加する。粘度調整にはPEGのほか分子中に酸素を含有し300℃程度の比較的低温で分解可能な有機高分子が使用可能である。PEG添加によりコロイド溶液の粘度を高くすることができ、次のスピンコート工程において、より厚い膜の形成が可能となる。

【0020】また超音波分散を行う際に、印加する超音波のパワー及び時間を変えることにより、ダイヤモンド微粒子の凝集体サイズを制御することができ、その結果としてダイヤモンド膜のポーラス度(空隙率)を制御することが可能である。超音波のパワーが大きく、かつ時間が十分に長い場合にはダイヤモンド微粒子は個々に完全に分離されるが、その場合には最密充填構造に近くなり、ダイヤモンド膜のポーラス度は50パーセント以下となる。ポーラス度を50%以上とし、誘電率を十分低くするためには、凝集体を10個以上のダイヤモンド微粒子からなる大きさに形成し、それらの凝集体をネットワーク化させて膜を形成することが望ましい。また凝集体の粒子数が10000を越すと、凝集体サイズが200nmを越える凝集体が多くなるため、超LSIの微細パターンへの絶縁膜形成が困難となる。

#### ②スピンコート工程

コロイド溶液をスピンコート法により基板面に塗布する。そのため、基板を回転させて溶液を基板面に滴下し、滴下した溶液が遠心力により拡散されて、基板面に薄く一様に塗布されるようにする。塗布法には、スピンコート法のほか、カーテンコート法などがあるが、膜厚の調整がしやすい点で、スピンコート法が有利である。

#### ③乾燥工程

基板面に薄く塗布されたコロイド溶液膜を加熱乾燥して溶剤および添加剤を放散除去し、ポーラス構造のダイヤモンド膜を形成する。加熱温度は有機高分子が分解する200～500℃の範囲で行う。この加熱乾燥の際、膜中で接触している一部のダイヤモンド微粒子同士が、表面の水酸基同士を脱水縮合させて架橋構造を形成する。

#### ④膜構造強化工程

形成されたポーラス構造のダイヤモンド膜にさらに紫外(UV)線を照射し、ダイヤモンド微粒子表面の水酸基同士の脱水反応を促進させることにより、ダイヤモンド微

粒子間の架橋構造を増加させ、ポーラス構造ダイヤモンド膜の強度を高める。

【0021】また、②と③の工程、あるいは②から④までの工程を繰り返して、膜を積層することにより、任意の厚さの膜を形成することが可能である。さらに、膜厚方向に膜の架橋度等の膜質を変化させることも可能である。

〔実施例2〕図3に、本発明のポーラス構造のダイヤモンド膜を集積回路用の二層回路基板に適用した1実施例を示す。図は、二層回路基板の部分断面を示しており、図中の1は基材、2はバリア層、3はポーラス構造のダイヤモンド層、4は金属配線、5はポーラス構造のダイヤモンド被覆層である。

【0022】ダイヤモンド層3は、半導体集積回路内の層間絶縁膜であり、ポーラス構造をもつことにより低誘電率化が図られている。この層に使用されるダイヤモンド微粒子のサイズは、20nm以下の単分散のものが望ましい。ポーラス構造によりダイヤモンド層3の比誘電率を3.0以下に下げするためには、空隙率57%以上が必要である。またポーラス構造をもつダイヤモンド層3の吸湿や、金属配線4の金属の拡散が生じるのを防止するために、ダイヤモンド層3と基材1および金属配線4との界面にバリア層2が設けられている。バリア層2には、酸化シリコン膜、窒化シリコン膜、炭化シリコン膜および有機系高分子膜などの緻密な膜が用いられる。

【0023】ダイヤモンド被覆層5は、ポーラス構造ダイヤモンド膜を使用した半導体集積回路内の最終保護膜である。この被覆層5の場合、ダイヤモンド微粒子のサイズとして100nm以下のものを使用し、ダイヤモンドによる熱伝導特性を高めて、集積回路の発熱を効率良く外部に導くことを可能にする。

〔実施例3〕本発明によるポーラス構造ダイヤモンド膜の製造工程の1実施例を次に示す。

(1) 平均粒径4.4nmのダイヤモンド微粒子を、純水中に5%濃度で分散させた。さらに分子量600のポリエチレングリコールを1%添加し、均一化した溶液を準備した。

(2) スピンコート法により1,000rpmで回転している基材上に溶液を滴下して塗布した。

(3) 大気中で300℃に1時間加熱し、乾燥させて製膜した。

【0024】図4は、製造されたポーラス構造ダイヤモンド膜の断面の走査型電子顕微鏡写真を示す。直径10nm程度のナノボアが均一に分散している様子がわかる。屈折率を測定し、その平方で求めた比誘電率は2.72であり、空隙率は63%であった。

〔実施例4〕図5は、本発明のポーラス構造ダイヤモンド膜を、金属配線CMP（化学研磨）工程のストッパーに適用した場合の工程の1実施例を示す。図は、金属配線形成の細部工程①、②、③を回路基板の部分断面によ

り示しており、1は基材、6は層間絶縁層、7はポーラス構造のダイヤモンド層、8は金属層、9は金属配線である。

#### ①溝パターン形成工程

層間絶縁層6の上部にポーラス構造のダイヤモンド層7を形成し、金属配線埋込み用のホール及び溝パターンをリソグラフィー及びドライエッチング処理により形成する。層間絶縁層6は、酸化シリコン、フッ素含有酸化シリコン、有機系絶縁膜等の低誘電率材料である。

#### ②配線工程

工程①で形成したパターン付き基板上に金属層8を堆積する。金属層8には、スパッタ法、CVD法、メッキ法で形成した銅及び銅合金材料やアルミニウム及びアルミニウム合金、あるいはタングステンなどの材料を使用した。

#### ③研磨工程

ホール及び溝パターン上部の金属層を除去するために研磨処理する。ポーラス構造のダイヤモンド層7は機械的にも化学的にも安定な材料であるため、ダイヤモンド層7まで研磨が進んだ時点で研磨が停止し、層間絶縁層6に埋込まれた金属配線9が形成できた。

【0025】CMPのストッパー層としては、現在、窒化シリコンや炭化シリコンが用いられているが、これらの比誘電率が7～10程度と高いのが問題となっている。

【0026】本発明によるポーラス構造のダイヤモンド膜は、ダイヤモンドで構成されているために機械的強度が高く、化学的にも安定で、しかもポーラス化することで低誘電率化されているため、本発明をストッパー層に適用することで多層配線における容量の低減が実現できる。

#### 【0027】

【発明の効果】本発明は、超LSIなどの高集積度・微細化配線を持つ回路基板において、ポーラス構造のダイヤモンド膜を回路基板の層間絶縁膜等に使用することにより、配線の周囲を低誘電率化して、従来問題となっていた配線での信号遅延を大幅に低減することを可能にするとともに、回路基板の高耐熱性化、高強度化を図ることができ、さらにこのような低誘電率のダイヤモンド膜を高効率で容易に製造することができる。

#### 【図面の簡単な説明】

【図1】本発明によるポーラス構造のダイヤモンド膜の原理説明図である。

【図2】本発明によるダイヤモンド膜製造工程の1実施例を示すフロー図である。

【図3】本発明によるダイヤモンド膜を使用した二層回路基板の1実施例の断面図である。

【図4】本発明によるダイヤモンド膜の断面のポーラス像を示す電子顕微鏡写真である。

【図5】本発明のポーラス構造ダイヤモンド膜を、金属

配線CMP工程のストッパーに適用した場合の工程の1実施例を示す説明図である。

【符号の説明】

1：基材

2：バリア層

3：ポーラス構造のダイヤモンド層

\* 4：金属配線

5：ポーラス構造のダイヤモンド被覆層

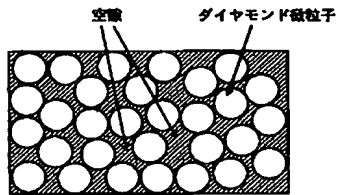
6：ダイヤモンド膜を用いない層間絶縁膜

7：ポーラス構造のダイヤモンド層

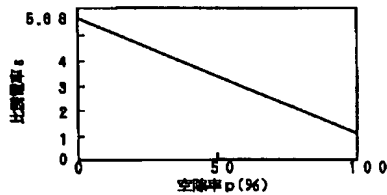
8：金属層

\* 9：金属配線

【図1】

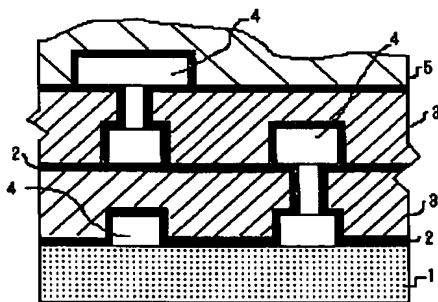


(a) ダイヤモンド膜のポーラス構造



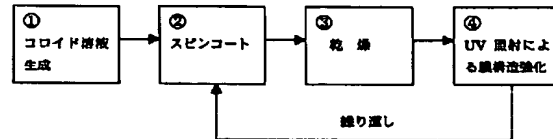
(b) ポーラス構造ダイヤモンド膜の空隙率と比抵抗率の関係

【図3】



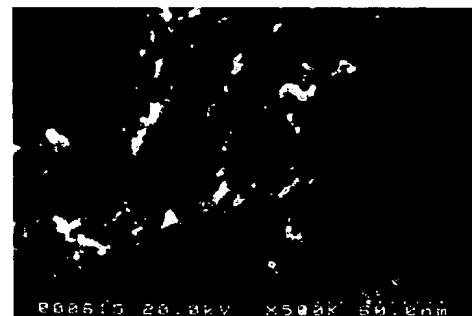
本発明によるダイヤモンド膜を使用した二層回路基板の1実施例

【図2】



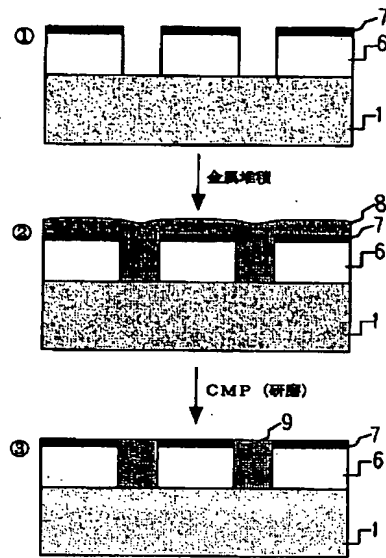
本発明によるダイヤモンド膜製造工程の1実施例

【図4】



ダイヤモンド膜断面のポーラス像を示す電子顕微鏡写真

【図5】



本発明のダイヤモンド膜を金属配線CMP工程のストッパーに適用した1実施例

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-110870

(43)Date of publication of application : 12.04.2002

(51)Int.Cl.

H01L 23/36

H01L 23/12

(21)Application number : 2000-293612

(71)Applicant : JAPAN SCIENCE & TECHNOLOGY  
CORP

(22)Date of filing : 27.09.2000

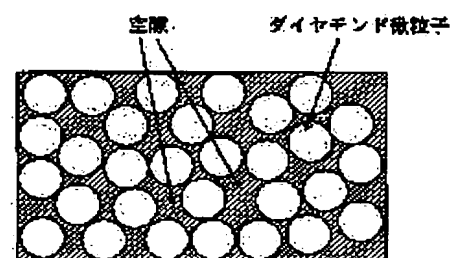
(72)Inventor : SAKAGAMI HIROYUKI  
TAKAHAGI TAKAYUKI  
NIIMIYABARA SHOZO

## (54) CIRCUIT BOARD AND ITS PRODUCING METHOD

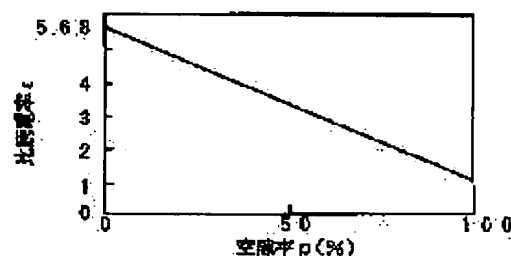
## (57)Abstract:

PROBLEM TO BE SOLVED: To produce a low permittivity film for eliminating the wiring signal delay causing a problem in a circuit board having high integration fine pattern wiring, e.g. a super LSI, with high efficiency.

SOLUTION: The substrate of a semiconductor integrated circuit is spin coated with diamond colloid solution produced by dispersing fine diamond particles of nanometer size into water or an organic solution and then dried to form an insulation layer of low permittivity porous structure diamond film where fine diamond particles are dispersed uniformly through air gaps of nanometer size (nano pores).



(a) ダイヤモンド膜のポーラス構造



(b) ポーラス構造ダイヤモンド膜の空隙率と比誘電率の関係

## LEGAL STATUS

[Date of request for examination]

07.08.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3561465

[Date of registration]

04.06.2004

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]



**\* NOTICES \***

**JPO and NCIPi are not responsible for any damages caused by the use of this translation.**

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

**CLAIMS**

---

[Claim(s)]

[Claim 1] The circuit board characterized by having the diamond film with which the diamond particle is combined with the minute opening distributed by homogeneity.

[Claim 2] The circuit board according to claim 1 characterized by the particle size of a diamond particle being 20nm or less.

[Claim 3] Voidage is 57%. The circuit board according to claim 1 or 2 characterized by being above.

[Claim 4] Specific inductive capacity is 3.0. The circuit board according to claim 1 or 2 characterized by being the following.

[Claim 5] The manufacture approach of the circuit board characterized by having the process which generates the solution which made homogeneity distribute a diamond particle in a solvent, the process which applies this solution to a substrate, and the process which diffuses the solvent in the this applied solution at least, and forming the diamond film with the minute opening distributed by homogeneity.

[Claim 6] The particle size of a diamond particle is 100nm. The manufacture approach of the circuit board according to claim 5 characterized by being the following.

[Claim 7] The manufacture approach of the circuit board according to claim 5 or 6 characterized by using fluorohydrocarbon system solvents, such as saturated hydrocarbon system solvents, such as alcohols solvents, such as pure water or ethanol, or a hexane, or a perphloro hexane, for a solvent at the process which generates a solution.

[Claim 8] Claim 5 characterized by adding the viscosity controlling agent of an organic macromolecule to a solvent at the process which generates a solution thru/or the manufacture approach of the circuit board given in 7.

[Claim 9] Claim 5 characterized by impressing a supersonic wave and distributing a diamond particle in the state of a simple substance or particle floc at the process which generates a solution after suspending a diamond particle by predetermined concentration in a solvent thru/or the manufacture approach of the circuit board given in 8.

[Claim 10] The manufacture approach of the circuit board according to claim 9 characterized by adjusting the power and impression time amount of a supersonic wave, and controlling the size or the particle number of floc of a diamond particle by the process which generates a solution in case a diamond particle is distributed by impression of a supersonic wave.

[Claim 11] The number of the particles which constitute diamond particle floc from a process which generates a solution is 10000 from about ten. The manufacture approach of the circuit board according to claim 10 characterized by being in the range of extent.

[Claim 12] The manufacture approach of the circuit board according to claim 5 or 6 characterized by using a spin coat method at the process which applies a solution to a substrate.

[Claim 13] The manufacture approach of the circuit board according to claim 5 or 6 characterized by carrying out stoving at the temperature of the range of 200-500 \*\* at the process which diffuses the solvent in the applied solution.

[Claim 14] The manufacture approach of the circuit board according to claim 5 characterized by repeating a spreading process and a stripping process two or more times when required in order to obtain desired thickness.

[Claim 15] The manufacture approach of the circuit board according to claim 5 or 6 which includes a UV irradiation process after a stripping process.

---

[Translation done.]

**\* NOTICES \***

**JPO and NCIPi are not responsible for any damages caused by the use of this translation.**

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**DETAILED DESCRIPTION**

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the circuit board which attained low dielectric constant-ization with the film of the porous (porosity) structure which combined especially the diamond particle about the circuit board and its manufacture approach for the semiconductor integrated circuits which can do high-speed operation with the high degree of integration, and its manufacture approach.

[0002]

[Description of the Prior Art] Semi-conductor VLSI In the device, the delay of a signal which passes wiring built in the circuit board poses a big problem with detailed-izing and high integration of wiring. In order for RC delay by resistance and distributed capacity of wiring to have been the biggest technical problem and to make distributed capacity small especially in high-speed devices, such as logic, to use the ingredient of a low dielectric constant is needed for the insulating material during wiring.

[0003] Conventionally, the silica film ( $\text{SiO}_2$ ) which added a fluorine and the organic substance is used as low dielectric constant film as an insulating material between the multilayer interconnections in a semiconductor integrated circuit. Moreover, it considers as the approach of forming an insulator layer into a low consistency for the further reduction in a dielectric constant, and what heat-treated the organic silica ingredient which has fizz, the porous-like silica film which carried out the laminating of the silica particle and formed it, use of the organic system polymeric materials which do not contain a silica, etc. are considered.

[0004] However, since the ingredient of a silica system consists of two or more sorts of atoms and the oxygen atom with high electronegativity is moreover included as a principal component, in order that the big orientation polarization which is one of the factors which make a dielectric constant high may remain, there is a limitation in low dielectric constant-ization. Moreover, since the pyrolysis temperature of an organic macromolecule is essentially low even if possible, in the case of organic system polymeric materials, making orientation polarization small and forming it into a low dielectric constant has the problem that it is difficult to raise heat-resistant temperature required for the circuit board.

[0005] Furthermore, in the case of the porous-like silica film by the silica particle laminating, since it is difficult for particle shape to have versatility since the particle to be used is amorphous, and to make distribution of grain size small, nano pore (pore with the path which is a nano meter grade) reaches far and wide mutually, it becomes easy to continue, pores are connected, and a problem is in the point of reducing a mechanical strength required for the circuit board.

[0006] On the other hand, recently comes, and since the technique of manufacturing the diamond particle in which particle shape distribution has a small and almost uniform particle size by low cost was developed, applying the film of a diamond to the circuit board has come to be examined concretely. Since the diamond has the thermal conductivity (2,000 W/mK) and mechanical strength which excelled other ingredients in each stage, it is an ingredient effective in the circuit board with much [ a degree of integration is high and ] calorific value. 1 of a technique which used such diamond film for the circuit board The example is indicated by patent reference [a publication-number 6-No. 97671 official report (applicant: , Inc. Toshiba)]. They are a spatter and CVD about the diamond film with a thickness of 5 micrometers which constitutes an insulating layer from this technique. It creates by the producing-film methods, such as law, the ion plating method, and the ionized cluster beam method, and the thermal conductivity for radiating the heat which a circuit element generates to a base material is raised. Moreover, in order to prevent the signal propagation delay of the wiring section, the perimeter of wiring is covered by the low dielectric constant film of borosilicate glass. However, CVD for the diamond film formation used with this technique Since harmful

gas and inflammable gas were used for law, the problem was in the field of safety.

[0007]

[Problem(s) to be Solved by the Invention] The conventional attempt in which the diamond film is used for the circuit board is CVD used for film production of the diamond film although made paying attention to the high thermal conductivity and the high mechanical strength which the diamond film has. In law, since a problem was in the safety at the time of manufacture, such as using harmful gas, and the distributed capacity of wiring became large by 5.68 and a signal propagation delay became a problem, as for the specific inductive capacity of a diamond, the wrap need had produced the perimeter of wiring by the film of another low dielectric constant ingredient. Consequently, complication of the production process of an integrated circuit was not able to be caused and production efficiency was not able to be made not much high.

[0008] The technical problem of this invention is to enable film production of the low dielectric constant diamond film at a comparatively easy process, and realizes the circuit board in which high-speed operation is possible, and its manufacture approach with a high degree of integration.

[0009]

[Means for Solving the Problem] This invention makes the diamond film porous structure, in order to solve the above-mentioned technical problem. Drawing 1 explains the principle of this invention.

[0010] (a) of drawing 1 shows the porous structure of the diamond film by this invention. Where a diamond particle is combined mutually, the film is formed, an opening minute between diamond particles is mostly distributed by homogeneity, and porous structure is made. Specific inductive capacity can be easily reduced by adjusting whenever [porous / of the diamond film], i.e., voidage.

[0011] (b) of drawing 1 shows the relation of the voidage  $p$  and specific inductive capacity  $\epsilon$  of the porous structure diamond film. If the value of the specific inductive capacity  $\epsilon$  of the diamond film changes voidage  $p$  from 0% to 100 %, it will change linearly between the specific inductive capacity 5.68 of a diamond simple substance (bulk), and the specific inductive capacity 1 of air.

[0012] The diamond film of porous structure makes the solution which distributed the diamond particle in the solvent by suitable concentration, applies the solution to a substrate side (field of the substrate layer in a substrate), and can manufacture it by making it dry.

[0013] The diamond film and its manufacture approach of the porous structure by this invention are constituted according to each following item.

[1] The circuit board characterized by having the diamond film with which the diamond particle is combined with the minute opening distributed by homogeneity.

[2] The circuit board given in the preceding clause 1 characterized by the particle size of a diamond particle being 20nm or less.

[3] Voidage is 57%. The circuit board given in the preceding clauses 1 or 2 characterized by being above.

[4] Specific inductive capacity The circuit board given in the preceding clauses 1 or 2 characterized by being 3.0 or less.

[5] The manufacture approach of the circuit board characterized by having the process which generates the solution which made homogeneity distribute a diamond particle in a solvent, the process which applies this solution to a substrate, and the process which diffuses the solvent in the this applied solution at least, and forming the diamond film with the minute opening distributed by homogeneity.

[6] The particle size of a diamond particle is 100nm. The manufacture approach of the circuit board given in the preceding clause 5 characterized by being the following.

[7] The manufacture approach of the circuit board given in the preceding clauses 5 or 6 characterized by using fluorohydrocarbon system solvents, such as saturated hydrocarbon system solvents, such as alcohols solvents, such as pure water or ethanol, or a hexane, or a perphloro hexane, for a solvent at the process which generates a solution.

[8] The preceding clause 5 characterized by adding the viscosity controlling agent of an organic macromolecule to a solvent at the process which generates a solution thru/or the manufacture approach of the circuit board given in 7.

[9] The preceding clause 5 characterized by impressing a supersonic wave and distributing a diamond particle in the state of a simple substance or particle floc at the process which generates a solution after suspending a diamond particle by predetermined concentration in a solvent thru/or the manufacture approach of the circuit board given in 8.

[10] The manufacture approach of the circuit board given in the preceding clause 9 characterized by adjusting the power and impression time amount of a supersonic wave, and controlling the size or the particle number of diamond particle floc by the process which generates a solution in case a diamond

particle is distributed by impression of a supersonic wave.

[11] The number of the particles which constitute diamond particle floc from a process which generates a solution is 10000 from about ten. The manufacture approach of the circuit board given in the preceding clause 10 characterized by being in the range of extent.

[12] The manufacture approach of the circuit board given in the preceding clauses 5 or 6 characterized by using a spin coat method at the process which applies a solution to a substrate.

[13] The manufacture approach of the circuit board given in the preceding clauses 5 or 6 characterized by carrying out stoving at the temperature of the range of 200 - 500 \*\* at the process which diffuses the solvent in the applied solution.

[14] The manufacture approach of the circuit board given in the preceding clause 5 characterized by repeating a spreading process and a stripping process two or more times when required in order to obtain desired thickness.

[15] The manufacture approach of the circuit board given in the preceding clauses 5 or 6 which include a UV irradiation process after a stripping process.

[0014]

[Function] As for a diamond, orientation polarization and the ionic polarization do not exist among the dielectric polarization which determines the dielectric constant of an ingredient, and electronic polarization also has the small description. Moreover, decomposition temperature is also high. However, in the simple substance of a diamond, since specific inductive capacity is as high as 5.68 as compared with other low dielectric constant ingredients, if it remains as it is, it is not suitable for the low dielectric constant ingredient of the circuit board. Then, the dielectric constant was reduced by forming the diamond film of porous structure with a minute clearance.

[0015] When distribution of particle size produces a small diamond particle by the applying method, the diamond film which particles joined together and was formed can make high a mechanical strength and thermal conductivity required since the circuit board is constituted. It is the voidage of a diamond particle 57% The above, then specific inductive capacity 3.0 The following is obtained and this serves as a value which is equal compared with other specific inductive capacity of a low dielectric material.

[0016] Moreover, VLSI which can set size of an opening to about 20nm or less, and has the detailed slot structure which is 100 nm extent by setting particle size of a diamond particle to 20nm or less It is possible to also set and to be precisely filled up with the inside and outside of a slot by the diamond particle.

[0017] The layer of arbitration thickness is obtained by repeating spreading and stripping two or more times.

[0018] Association of a particle will become still firmer if UV irradiation is carried out after stripping.

[0019]

[Embodiment of the Invention] The gestalt of suitable operation of this invention is explained below. In addition, the semantics of the vocabulary used in this explanation is as follows.

the isotope of carbon with the "diamond particle":diamond crystal structure -- particle size -- 1 to 1,000nm it is -- a solid particulate is said. Moreover, the "diamond-like carbon" described in the above mentioned patent reference is not contained. In addition, 1,000nm In the case of the particle size which exceeds, the bond strength between particles required for the configuration of the circuit board is not obtained by film production by the applying method, either, and it is 1nm. Since manufacture is difficult about the following particles, it is excepted. The crystalline good thing is compounded by the high pressure process or the gaseous-phase method, and a commercial item can obtain a diamond particle easily.

"The opening distributed to homogeneity": Openings are space other than a diamond particle, and say the space section after a solvent evaporates. Also when some solutions remain, it includes in the space section. Moreover, it says that distribution is not the thing which has an intentional opening and which was and carried out and was locally generated by dispersion on a production process to homogeneity. The condition that pore is distributed over the fixed range by the same consistency is said.

"Layer": Say the part constituted with fixed thickness by the whole substrate top or the part. By processing after film production, also when divided by metal wiring, it contains. It contains, what [ not only ] is not necessarily in a base material and parallel but when the layer is being made in the direction of other.

[Example 1] One example of the production process which forms the porous structure diamond film by this invention on a substrate at drawing 2 is shown. it is shown in drawing -- as -- this production process -- 4 of generation of \*\* colloidal solution, \*\* spin coat, \*\* desiccation, and \*\* membrane structure strengthening It consists of processes.

\*\* At the generation process of the generation process colloidal solution of the colloidal solution, suspend a

diamond particle in solvents, such as fluorohydrocarbon solvents, such as saturated hydrocarbon solvents, such as alcohols solvents, such as pure water or ethanol, or a hexane, or a perphloro hexane, carry out ultrasonic distribution and distribute a diamond particle in a solution. It is a polyethylene glycol (PEG) in order to adjust the viscosity of the colloidal solution. It adds. viscosity control -- PEG others -- oxygen is contained in a molecule and the organic macromolecule of 300 \*\* extent which can comparatively be disassembled at low temperature is usable. Viscosity of the colloidal solution can be made high by PEG addition, and formation of the thicker film is attained in the following spin coat process.

[0020] Moreover, in case ultrasonic distribution is performed, by changing the power and time amount of a supersonic wave to impress, the floc size of a diamond particle can be controlled and it is possible to control whenever [ porous / of the diamond film ] (voidage) as the result. Although a diamond particle is roughly [ the power of a supersonic wave ] separately separated completely when time amount is long enough, it becomes close to close packed structure in that case, and whenever [ porous / of the diamond film ] becomes 50 or less %. In order to make whenever [ porous ] into 50% or more and to make a dielectric constant sufficiently low, it is desirable to form floc in the magnitude which consists of ten or more diamond particles, to make those flocs connect by network and to form the film. Moreover, the particle number of floc is 10000. If it exceeds, since the floc to which floc size exceeds 200 nm will increase, it is a VLSI. Insulator layer formation to a detailed pattern becomes difficult.

\*\* Apply the spin coat process colloidal solution to a substrate side with a spin coat method. Therefore, a substrate is rotated, and the solution which trickled and trickled the solution into the substrate side diffuses according to a centrifugal force, and is thinly applied to a substrate side uniformly. Although there is the curtain coat method besides a spin coat method etc. among the applying methods, it is the point which adjustment of thickness tends to carry out, and a spin coat method is advantageous.

\*\* Carry out stoving of the colloidal-solution film thinly applied to the desiccation process substrate side, carry out stripping removal of a solvent and the additive, and form the diamond film of porous structure. Whenever [ stoving temperature ] is performed in the range of 200 - 500 \*\* which an organic macromolecule decomposes. In the case of this stoving, some diamond particles which touch in the film carry out dehydration condensation of the surface hydroxyl groups, and they form the structure of cross linkage.

\*\* By irradiating an ultraviolet (UV) line further at the diamond film of the porous structure by which membrane structure strengthening process formation was carried out, and promoting the dehydration of the hydroxyl groups of a diamond particle front face, make the structure of cross linkage between diamond particles increase, and raise the reinforcement of the porous structure diamond film.

[0021] Moreover, it is possible by repeating the process of \*\* and \*\*, or the process from \*\* to \*\*, and carrying out the laminating of the film to form the film of the thickness of arbitration. Furthermore, it is also possible to change membraneous qualities, such as a membranous degree of cross linking, in the direction of thickness.

[Example 2] One example which applied the diamond film of the porous structure of this invention to the bilayer circuit board for integrated circuits at drawing 3 is shown. Drawing shows the partial cross section of the bilayer circuit board, and, for a base material and 2, as for the diamond layer of porous structure, and 4, a barrier layer and 3 are [ one in drawing / metal wiring and 5 ] the diamond enveloping layers of porous structure.

[0022] The diamond layer 3 is an interlayer insulation film in a semiconductor integrated circuit, and low dielectric constant-ization is attained by having porous structure. The mono dispersion thing 20nm or less of the size of the diamond particle used for this layer is desirable. It is the specific inductive capacity of the diamond layer 3 by porous structure 3.0 In order to lower to below, it is 57% of voidage. The above is required. Moreover, in order to prevent that moisture absorption of the diamond layer 3 with porous structure and diffusion of the metal of the metal wiring 4 arise, the barrier layer 2 is formed in the interface with the diamond layer 3, a base material 1, and the metal wiring 4. Precise film, such as silicon oxide film, a silicon nitride film, carbonization silicon film, and an organic system poly membrane, is used for the barrier layer 2.

[0023] The diamond enveloping layer 5 is the last protective coat in the semiconductor integrated circuit which used the porous structure diamond film. In the case of this enveloping layer 5, it is 100nm as size of a diamond particle. It makes it possible to use the following, to raise the heat-conduction property by the diamond, and to draw generation of heat of an integrated circuit outside efficiently.

[Example 3] One example of the production process of the porous structure diamond film by this invention is shown below.

(1) Mean particle diameter of 4.4nm It is a diamond particle in pure water 5% It was made to distribute by concentration. Furthermore, it is molecular weight 600. The polyethylene glycol was added 1% and the equalized solution was prepared.

(2) The solution was dropped and applied on the base material which is rotating by 1,000rpm with the spin coat method.

(3) In atmospheric air, it heats to 300 \*\* for 1 hour, it was dried, and the film was produced.

[0024] Drawing 4 shows the scanning electron microscope photograph of the cross section of the manufactured porous structure diamond film. Signs that nano pore with a diameter of about 10nm is distributing to homogeneity are known. the specific inductive capacity for which measured the refractive index and it asked by square [ the ] -- 2.72 -- it is -- voidage -- 63% it was .

[Example 4] Drawing 5 shows one example of the process at the time of applying the porous structure diamond film of this invention to the stopper of a metal wiring CMP (chemical polishing) process. Drawing shows details process [ of metal wiring formation ] \*\*, \*\*, and \*\* by the partial cross section of the circuit board, and, for a base material and 6, as for the diamond layer of porous structure, and 8, a layer insulation layer and 7 are [ 1 / a metal layer and 9 ] metal wiring.

\*\* Form the diamond layer 7 of porous structure in the upper part of the slot pattern formation process layer insulation layer 6, and form the hole and slot pattern for metal wiring pads by lithography and dry etching processing. The layer insulation layers 6 are low dielectric constant ingredients, such as silicon oxide, fluorine content silicon oxide, and an organic system insulator layer.

\*\* Deposit the metal layer 8 on the substrate with a pattern formed by wiring process process \*\*.

Ingredients, such as the copper and the copper alloy ingredient which were formed with a spatter, a CVD method, and plating, aluminum and an aluminium alloy, or a tungsten, were used for the metal layer 8.

\*\* In order to remove the metal layer of a polish process hole and the slot pattern upper part, carry out polish processing. Since the diamond layer 7 of porous structure was a stable ingredient also mechanically and chemically, when polish progressed to the diamond layer 7, polish stopped, and it has formed the metal wiring 9 embedded in the layer insulation layer 6.

[0025] As a stopper layer of CMP, although current, silicon nitride, and carbonization silicon are used, the thing with such as high specific inductive capacity as [ about ] seven to ten poses a problem.

[0026] Since the low dielectric constant is formed by a mechanical strength being high, and it being chemically stable, and moreover making it porous, since the diamond film of the porous structure by this invention consists of diamonds, reduction of the capacity in a multilayer interconnection is realizable by applying this invention to a stopper layer.

[0027]

[Effect of the Invention] this invention -- VLSI In the circuit board with high integration and detailed-sized wiring etc. -- While making it possible to form the perimeter of wiring into a low dielectric constant, and to reduce sharply the signal delay by wiring which had become a problem conventionally by using the diamond film of porous structure for the interlayer insulation film of the circuit board etc. Raise in the thermal resistance of the circuit board and high intensity-ization can be attained, and still such diamond film of a low dielectric constant can be easily manufactured in high efficiency.

---

[Translation done.]

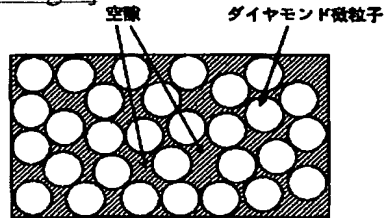
## \* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

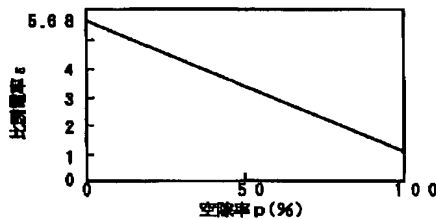
- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

## DRAWINGS

[Drawing 1]

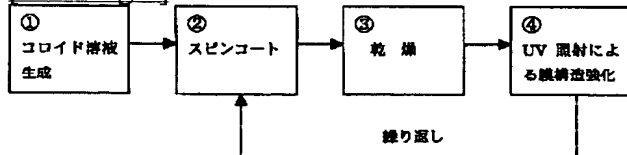


(a) ダイヤモンド膜のポーラス構造



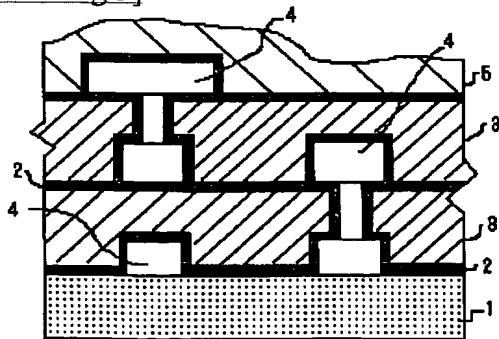
(b) ポーラス構造ダイヤモンド膜の空隙率と比励電力の関係

[Drawing 2]



本発明によるダイヤモンド膜製造工程の1実施例

[Drawing 3]



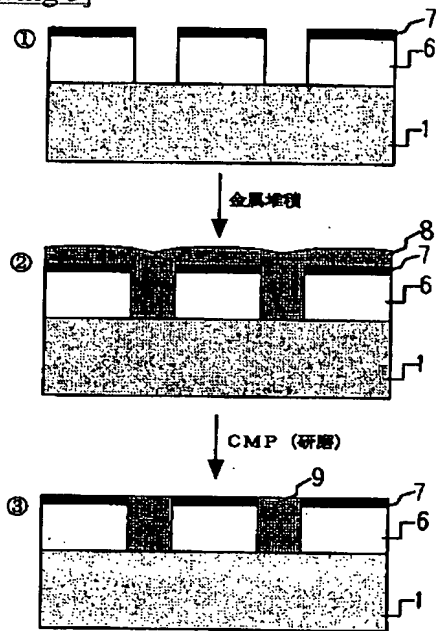
本発明によるダイヤモンド膜を使用した二層回路基板の1実施例

[Drawing 4]



ダイヤモンド膜断面のポラス像を示す電子顕微鏡写真

[Drawing 5]



本発明のダイヤモンド膜を金属配線CMP工程のストッパーに適用した1実施例

[Translation done.]



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**